

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-021875

(43)Date of publication of application : 23.01.1996

(51)Int.Cl.

G01S 13/78
H04B 1/59

(21)Application number : 07-140150

(71)Applicant : RAMTRON INTERNATL CORP

(22)Date of filing : 07.06.1995

(72)Inventor : SMITH GREGORY M

(30)Priority

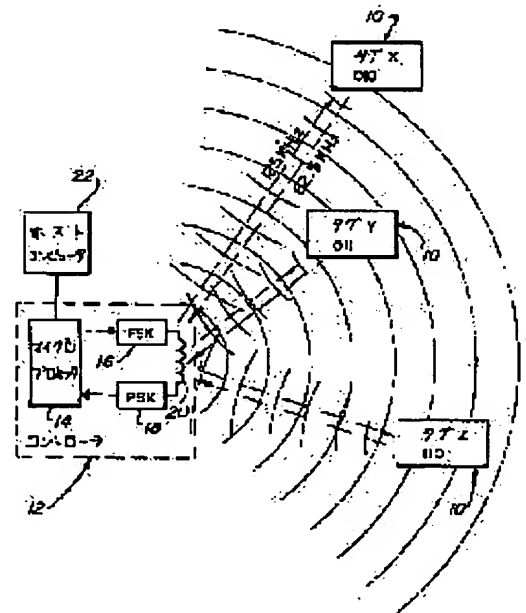
Priority number : 94 255088 Priority date : 07.06.1994 Priority country : US

(54) SYSTEM AND METHOD TO START COMMUNICATION BETWEEN SELECTED SUBSETS OF A PLURALITY OF TRANSPONDERS IN COMMON RF FIELD WITH CONTROLLER

(57)Abstract:

PURPOSE: To select individual transponders or the group of transponders to be selected from among a plurality of responded transponders, based on the specific number.

CONSTITUTION: A controller 12 transmits a series of commands/inquiries to a transponder 10, and the transponder 10 responds to the controller 12 based on its ID number, or does not respond. The non-responded transponder 10 is in the reset condition. If a plurality of transponders 10 respond, the controller 112 can recognize that at least one transponder 10 responds, and the transponder 10 responds to the controller, so that the controller 12 is not requested to judge how many transponders 10 respond to the individual response.



LEGAL STATUS

[Date of request for examination]

12.03.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-21875

(43) 公開日 平成8年(1996)1月23日

(51) Int.Cl.⁹

識別記号

庁内整理番号

F I

技術表示箇所

G 0 1 S 13/78

H 0 4 B 1/59

審査請求 未請求 請求項の数29 O L (全 17 頁)

(21) 出願番号 特願平7-140150

(22) 出願日 平成7年(1995)6月7日

(31) 優先権主張番号 2 5 5 0 8 8

(32) 優先日 1994年6月7日

(33) 優先権主張国 米国 (U S)

(71) 出願人 592228963

ラムトロン・インターナショナル・コーポレーション

アメリカ合衆国, コロラド州 80921, コロラド・スプリングス, ラムトロン・ドライブ 1850

(72) 発明者 グレゴリー エム スミス

アメリカ合衆国, コロラド州 80907, コロラド スプリングス, イーストワシントン 218

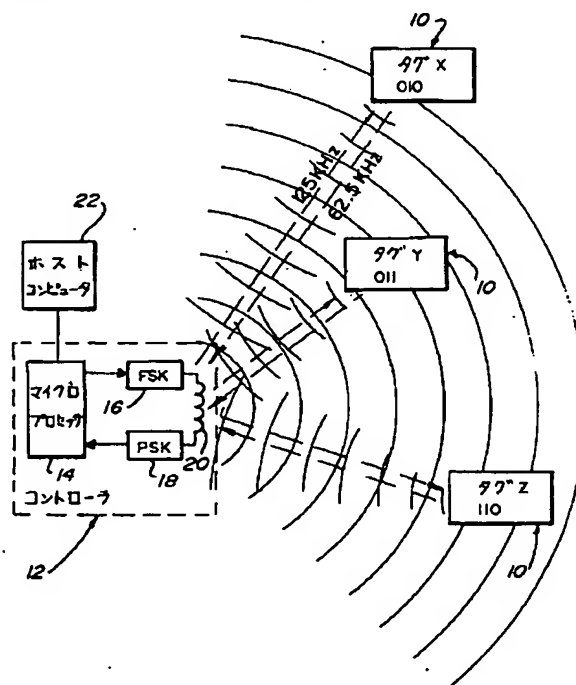
(74) 代理人 弁理士 前田 実

(54) 【発明の名称】 コントローラと共通RFフィールド内にある複数のトランスポンダの選ばれたサブセットとの間の通信を開始するシステム及び方法

(57) 【要約】 (修正有)

【目的】 複数の応答したトランスポンダの中から選ばれた個々のトランスポンダ又はトランスポンダのグループを固有のID番号に基づいて選び出す。

【構成】 コントローラ12は、トランスポンダX、Y、Zに一連の指令/問合せを送信し、トランスポンダX、Y、ZはそれらのID番号に基づいてコントローラ12に対して応答するか、又は、応答しない。応答しないトランスポンダはリセット状態になる。もし複数のトランスポンダが応答するなら、コントローラは少なくとも一つのトランスポンダが応答したことを認識することができ、個々の応答に対して、何台のトランスポンダが応答したかを判断することがコントローラに要求されないように、トランスポンダはコントローラに応答する。



【特許請求の範囲】

【請求項 1】 コントローラと複数のトランスポンダの選ばれたサブセットとの間の通信を開始する方法において、前記トランスポンダのそれぞれが n ビットのデジタルアドレスを有し、

最初に、前記複数のトランスポンダの前記 n ビットのデジタルアドレスのありうる最初のビットを表わす最初のデジタル信号を、前記コントローラから前記複数のトランスポンダに送信する工程と、

応答して、 n ビットのデジタルアドレスの前記最初のビットとして前記ありうる最初のビットを持つ前記複数のトランスポンダの第 1 のサブセットから、前記コントローラに信号を送信し、また、応答しないトランスポンダをリセット状態にする工程と、

次に、前記複数のトランスポンダの前記第 1 のサブセットの前記 n ビットのデジタルアドレスのありうる次のビットを表わす次のデジタル信号を、前記コントローラから、応答する複数のトランスポンダに送信する工程と、

応答して、 n ビットのデジタルアドレスの前記次のビットとして前記ありうる次のビットを持つトランスポンダの前記第 1 のサブセットの中の第 2 のサブセットから、前記コントローラに信号を送信し、また、前記応答しないトランスポンダをリセット状態にする工程と、

前記コントローラから前記複数のトランスポンダに送信された前記デジタル信号であって、前記 n ビットのアドレスの前記ありうる最初の、次の、及びさらに次のビットを表わすものが、前記複数のトランスポンダの前記選ばれたサブセットの前記 n ビットのアドレスの前記最初の、次の、及びさらに次のビットに一致するまで、前記コントローラから前記複数のトランスポンダに、前記応答して送信するトランスポンダの前記 n ビットのデジタルアドレスのありうるさらに次のビットを表わすさらに次のデジタル信号を選択的に送信する工程と、を有する方法。

【請求項 2】 前記複数のトランスポンダの中の前記のものが、応答して前記コントローラに向けて、前記複数のトランスポンダの選ばれたものの所定の n ビットアドレスを示す信号を送信したとき、最後に、前記コントローラから前記複数のトランスポンダに最後のデジタル信号を送信する工程をさらに有する請求項 1 記載の方法。

【請求項 3】 もし前記最初のデジタル信号に応答して信号を送信するトランスポンダがなければ、補助的に、前記複数のトランスポンダの前記 n ビットデジタルアドレスの代わりのありうる最初のビットを表わす第 2 のデジタル信号を、前記コントローラから前記複数のトランスポンダに送信する工程をさらに有する請求項 1 記載の方法。

【請求項 4】 最初に、次に、及び選択的に送信する前

記工程が、FSK 変調された RF 信号によって実行される請求項 1 記載の方法。

【請求項 5】 応答して送信する前記工程が、PSK 変調された RF 信号によって実行される請求項 1 記載の方法。

【請求項 6】 前記 n ビットアドレスが、3 つのデジタルビットを有する請求項 1 記載の方法。

【請求項 7】 前記最初の、次の、及びさらに次の信号が、2 つのデジタルビットを有する請求項 1 記載の方法。

【請求項 8】 前記最後のデジタル信号が、2 つのデジタルビットを有する請求項 2 記載の方法。

【請求項 9】 コントローラの共通 RF フィールド内にある複数のトランスポンダの選ばれたサブセットとの通信を開始する方法において、前記複数のトランスポンダのそれぞれが n ビットアドレスを有し、

前記 n ビットアドレスの最初のビットの所定の論理レベルを設定するため前記コントローラから前記複数のトランスポンダに最初の信号を送信し、 n ビットアドレスの前記最初のビットとして前記所定の論理レベルを持つ前記トランスポンダは前記コントローラに応答し、応答しない前記トランスポンダはリセット状態に入り、また、もし前記トランスポンダのいずれもが前記最初の信号に応答しなければ、前記 n ビットアドレスの前記最初のビットの反対の論理レベルを設定するため、前記コントローラから前記複数のトランスポンダに次の信号を選択的に送信し、 n ビットアドレスの前記最初のビットとして前記反対の論理レベルを持つ前記トランスポンダは前記コントローラに応答し、応答しない前記トランスポンダがリセット状態に入る工程と、

前記 n ビットアドレスのそれぞれの残りのビットの論理レベルを設定するため、前記コントローラから前記複数のトランスポンダに論理レベル問合せ信号を選択的に送信し、前記論理レベル問合せ信号に対応する n ビットアドレスの前記残りのビットの論理レベルを持つ前記トランスポンダが前記コントローラに応答し、応答しない前記トランスポンダがリセット状態に入る工程と、を有する方法。

【請求項 10】 前記最初の信号及び前記論理レベル問合せ信号に対応する n ビットアドレスを持つ前記トランスポンダの残りのものに応答して、最後に、前記共通 RF フィールド内にある前記複数のトランスポンダにトランスポンダファウンド信号を送信する工程をさらに有する請求項 9 記載の方法。

【請求項 11】 送信する前記工程及び選択的に送信する前記工程が、FSK 変調された RF 信号によって実行される請求項 9 記載の方法。

【請求項 12】 前記トランスポンダが、PSK 変調された RF 信号によって送信する及び選択的に送信する前記工程に応答する請求項 9 記載の方法。

【請求項 13】 前記 n ビットアドレスが、3つのデジタルビットを有する請求項 9 記載の方法。

【請求項 14】 前記最初の信号及び前記論理レベル問合せ信号が、2つのデジタルビットを有する請求項 9 記載の方法。

【請求項 15】 前記トランスポンダファウンド信号が、2つのデジタルビットを有する請求項 10 記載の方法。

【請求項 16】 コントローラの共通 RF フィールド内にある複数のトランスポンダの選ばれたサブセットと通信を開始する方法において、前記複数のトランスポンダのそれぞれが n ビットアドレスを持ち、前記コントローラから、前記複数のトランスポンダの前記選ばれたサブセットの前記 n ビットアドレスに対応する前記トランスポンダに、一連のデジタル信号を送信する工程と、前記複数のトランスポンダの前記選ばれたサブセットから、前記コントローラに、前記一連のデジタル信号に対する応答を送信し、前記複数のトランスポンダの前記選ばれたサブセット以外の前記複数のトランスポンダがリセット状態になる工程と、を有する方法。

【請求項 17】 前記デジタル信号が、FSK 変調された RF 信号によって送信される請求項 16 記載の方法。

【請求項 18】 前記応答が、PSK 変調された RF 信号によって送信される請求項 16 記載の方法。

【請求項 19】 前記 n ビットアドレスが、3つのデジタルビットを有する請求項 16 記載の方法。

【請求項 20】 前記デジタル信号が、2つのデジタルビットを有する請求項 16 記載の方法。

【請求項 21】 前記応答が、1つのデジタルビットを有する請求項 16 記載の方法。

【請求項 22】 コントローラと共通 RF フィールド内にある複数のトランスポンダの選ばれたサブセットとの間の通信を開始するための通信システムにおいて、前記トランスポンダのそれぞれが n ビットアドレスを持ち、前記コントローラから、前記複数のトランスポンダの前記選ばれたサブセットの前記 n ビットアドレスに対応する前記トランスポンダに、一連のデジタル信号を送信する、前記コントローラに備えられたトランスミッタ手段と、

もし前記一連のデジタル信号が前記トランスポンダの n ビットアドレスに一致するなら、前記一連のデジタル信号に対する応答を送信する、前記複数のトランスポンダのそれぞれに備えられた応答手段と、

もし前記一連のデジタル信号が前記トランスポンダの n ビットアドレスに一致しなければ、前記トランスポンダをリセット状態にする、前記複数のトランスポンダのそれぞれに備えられたリセット手段と、

を有する通信システム。

【請求項 23】 前記トランスミッタ手段が、マイクロプロセッサで制御される FSK 送信部を有する請求項 22 記載の通信システム。

【請求項 24】 前記一連のデジタル信号が、ほぼ 125 [KHz] ~ 116.3 [KHz] の FSK 変調された信号を有する請求項 23 記載の通信システム。

【請求項 25】 前記応答手段が、PSK 送信部を有する請求項 22 記載の通信システム。

【請求項 26】 前記応答が、ほぼ 62.5 [KHz] の PSK 変調された信号を有する請求項 25 記載の通信システム。

【請求項 27】 前記 n ビットアドレスが、3つのデジタルビットを有する請求項 22 記載の通信システム。

【請求項 28】 前記デジタル信号が、2つのデジタルビットを有する請求項 22 記載の通信システム。

【請求項 29】 前記応答が、1つのデジタルビットを有する請求項 22 記載の通信システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、1994年2月10日に出願され、発明の名称が「強誘電体メモリを持つ高容量コンデンサの集積化」である米国特許出願第 08/194,706 号、及び、1994年3月18日に出願され、発明の名称が「メモリセルアレイの所定部分を書き込み保護するシステム及び方法」である米国特許出願第 08/210,699 号において説明された発明に関連する。これら両出願は、本出願の承継人に譲渡されており、それらの開示内容はこの明細書によって明確に組み入れられている。

【0002】 本発明は、主に、高周波 (RF) 識別 (ID) システムの分野に関する。特に、本発明は、コントローラと、共通 RF フィールド内にある複数のトランスポンダの選ばれたもの又は他のサブセットとの間の通信を開始するシステム及び方法に関する。本発明のシステム及び方法は、コロラド州 80111、エンゲルウッド、グリーンウッド プラザ ブールバード 6080 のラコム システムズ インコーポレイテッド (会社名: Racom Systems, Inc.) から入手できるラコム RFM256 (商品名) 受動・近接 RF 読取り/書き込みカード式トランスポンダ (RF/ID タグ)、及び、関連する RFC100 コア (商品名) 読取り/書き込み電子モジュールコントローラ、又は、他の類似する装置について特に有用である。

【0003】

【従来の技術】 ラコム RFM256 (商品名) は、近くに配置された RF コントローラに誘導結合することによって電力が供給される不揮発性メモリ素子を組込んでいる受動 RF トランスポンダである。トランスポンダに不揮発性メモリからのデータの読取り又は不揮発性メモリ

へのデータの書き込みのいずれかをさせ、そして、コントローラからの特定の指令に応じて位相偏移変調 (PSK) を用いてデータをコントローラに送り返させるために、ラコム通信システムは、電力供給用の RF 信号を周波数偏移変調 (FSK) するコントローラを用いる。ラコム通信システムは、選ばれたビットを補足することによって、内容が読み出されそしてコントローラに伝送されるときに、トランスポンダにその不揮発性メモリアレイに同時にデータを書込ませるコントローラを用いて、完全二重モードか半二重モードのいずれかで動作することができる。ラコム RFM256 (商品名) トランスポンダは、独占的なジルコンチタン酸塩 (PZT) セラミック薄膜工程を用いて製造された強誘電体ランダムアクセスメモリ (FRAM) 不揮発性集積回路を用いており、本発明の承継人であるコロラド州、コロラドスプリングスのラムトロンインターナショナルコーポレーションから入手できる。

【0004】動作に際しては、ラコム通信システムは、コントローラからトランスポンダへ送信される FSK 変調された RF 信号を利用する。トランスポンダは、この FSK 変調された RF 信号から電力を得る。FSK 変調を用いると、振幅偏位変調 (ASK) やパルス変調技術のような他の変調技術に対して、平均信号電力が最大になり、オンチップ振動周波数基準を組込むことなしに、FSK 符号化された信号を変調することができる。現在のラコム RFM256 (商品名) トランスポンダシステムにおいては、トランスポンダに、(a) そのようなアドレスのワードのみを読み取らせ、又は、(b) そのようなアドレスで始るメモリの全ての内容を読み取らせるために動く 4 ビット時間同期ブロック、開始ビット、メモリアドレス及びコマンドビットを送信するために、コントローラは、125 [KHz] と 116.3 [KHz] の間のデータ信号を変調する。

【0005】関連するコントローラの電磁場に入れることによって電力を立上げると、RFM256 (商品名) トランスポンダは、125 [KHz] FSK RF 入力から得られた 62.5 [KHz] のコヒーレント PSK 変調された信号を用いるコントローラに、連続的に構成ワードを伝送する。

【0006】強誘電体メモリアレイに関して FSK 及び PSK 変調技術の組合せを用いると、トランスポンダ「書き込み」範囲は「読み取り」範囲と同じになり、読み取り及び書き込み指令の間の干渉又はコントローラの RF 信号範囲内にある他のトランスポンダ間の干渉は効果的に防止される。それぞれの RFM256 (商品名) トランスポンダの構成ワードは、コントローラの指令ワードのそれらの部分に一致する同期ブロック及び開始ビットと、コントローラによるさらなる書き込みから予め「ロックされていた」メモリワードを示す複数のビットとを含む。複数の「ハードワイヤード」マスクビット及びタイプビ

ットが、特定のトランスポンダ、又は、複数のトランスポンダの他のサブセットを見分けるために、そして、それを他のものから識別するために、用いられる。強誘電体メモリアレイ内におけるこれらの又は他の記憶位置は、コントローラが通信することを希望する所定のトランスポンダの固有の ID 番号又は複数のトランスポンダの選ばれたサブセットのための固有の共通の ID 番号を設定するために用いられる。

【0007】ラコムのトランスポンダ及び通信システムは、半二重モード又は全二重モードのいずれかで動作することができる。前者の例では、トランスポンダは、共通ワードのワードアドレス位置において特定されたワードで始る「読み取り」指令に応じて、メモリから要求されたワードを送信するであろう。このような通信制御手順を用いて、コントローラは「書き込み」を開始する前に最初にトランスポンダメモリの内容を知らなければならない。書き込み動作は、補足することが要求されるトランスポンダメモリから読み出されたそれぞれのビットに同期して 1 回の 116.3 [KHz] RF 電力を送信することによって実行される。典型的には、コントローラは、その時、書き込み動作が適切に実行されたかを確認するために、トランスポンダメモリの関連箇所の他の「読み取り」を開始するであろう。

【0008】また、通信システムは完全二重モードで動作され、それによって読み取り／書き込み／確認動作が 1 度のパス動作において実行される。このモードにおいては、コントローラは、それらがトランスポンダから読み出されたときに、メモリワードの選ばれたビットを補足し、1 つのビット時間のそれぞれの間にデータが適切に書き込まれたことを確認するであろう。

【0009】

【発明が解決しようとする課題】ラコム及び他の RF/ID タグ通信システムに関しては、コントローラ又は「読み取装置」が、コントローラの電力供給 RF フィールド内にある複数のトランスポンダの中から、特定のトランスポンダ、又は、トランスポンダの選ばれたサブセットを、いつでも選び出すことができることが重要である。ある実施例においては、特定のトランスポンダを識別し、全ての他のトランスポンダからそれを区別し、そして 2 つ以上のトランスポンダが同時にコントローラと通信しようとして互いに干渉し合い、コントローラとトランスポンダとの間のデータ読み取り又は書き込みの誤りを起こす可能性を無くすることによって、コントローラと特定のトランスポンダとの間の通信がより確実になる。他の実施例においては、ここで開示されたシステム及び方法は、それぞれが固有の共通 ID 番号又はそれらの応用における ID 番号部を持つ複数のトランスポンダの選ばれたサブセットと通信するために利用することができる。このシステム及び方法においては、例えば、トランスポンダの選択されたグループに同時にデータを書

込むことが望ましい。この後者の実施例は、所定のあて先に向けられた手荷物に付けられた全てのトランスポンダに、同じあて先情報が同時に書込まれる手荷物タグの応用において特に役に立つ。

【0010】本発明のシステム及び方法の特定の実施例によれば、それぞれのトランスポンダは、不揮発性メモリに「マスク」ビット、「タイプ」ビット、及び／又は他の選ばれたビットの組合せの形でプログラムされた固有の（又は、固有で共通の）ID番号を持つ。トランスポンダは、コントローラから一連の指令／問合せを受信し、このID番号に基づいて応答し、又は、応答しない。トランスポンダは、もし複数のトランスポンダが応答するならば、コントローラが少なくとも一つのトランスポンダが応答したことを認識できるように、コントローラに対して応答する。個々の応答にとって、何台のトランスポンダが応答したかを判断する必要はない。根本的には、コントローラは、探し出されたID番号に基づいて個々のトランスポンダ又はトランスポンダのグループを選び出す一連の指令を送信する。

【0011】

【課題を解決するための手段及び作用】概略的に言えば、コントローラと、それぞれのトランスポンダがnビットデジタルアドレスを含む複数のトランスポンダの選択されたセットとの間の通信を開始する方法が開示されている。トランスポンダのnビットデジタルアドレスの最初のビットとして、ありうる最初のビットを持つ複数のトランスポンダの第1のサブセットは、トランスポンダが、最初のビット位置においてありうる最初のビットを持つか否かを問合せるコントローラからの信号に応答して、コントローラに信号を送信する。もし、nビットデジタルアドレスが、ありうる最初のビットでなければ、応答ではなく、送信するトランスポンダはリセット状態になる。コントローラは、次に、複数のトランスポンダの第1のサブセットのnビットデジタルアドレスのありうる次のビットを表わす応答する複数のトランスポンダに、次のデジタル信号を送信する。nビットデジタルアドレスの次のビットとして、ありうる次のビットを持つトランスポンダの第1のサブセットの中の第2のサブセットは、コントローラに信号を送信し、また、応答ではなく送信するトランスポンダは、リセット状態になる。nビットアドレスのありうる最初の、次の、及びさらに次のビットを表わすデジタル信号であって、コントローラから複数のトランスポンダへ送信されたものが、複数のトランスポンダの選択されたサブセットのnビットアドレスの最初の、次の、及びさらに次のビットに一致するまで、コントローラは、応答して送信するトランスポンダのnビットデジタルアドレスのありうるさらに次のビットを表わす複数のトランスポンダへのさらに次のデジタル信号を二者択一的に送信する。複数のトランスポンダの選ばれたサブセットが、複

数のトランスポンダの選ばれたサブセットの所定のnビットアドレスを示す信号を、コントローラに応答して送信したときに、最後のデジタル信号がコントローラから複数のトランスポンダに送信される。

【0012】また、コントローラの共通RFフィールド内にある複数のトランスポンダの選ばれたサブセットと通信を開始する方法が開示されている。ここで、複数のトランスポンダのそれぞれは、nビットアドレスを持つ。この方法は、種々のnビットアドレスの最初のビットの与えられた論理レベルを設定するために複数のトランスポンダに第1の信号を送信する工程を有する。ここでは、nビットアドレスの最初のビットとして所定の論理レベルを持つトランスポンダが、前記コントローラに応答し、応答しないトランスポンダがリセット状態になる。また、いずれのトランスポンダも第1の信号に応答しなければ、nビットアドレスの最初のビットの反対の論理レベルを設定するために複数のトランスポンダに次の信号が送信される。ここでは、nビットアドレスの最初のビットとして反対の論理レベルを持つトランスポンダと応答しないトランスポンダとがリセット状態になる。論理レベル問合せ信号は、トランスポンダのnビットアドレスのそれぞれの残りのビットの論理レベルを設定するため複数のトランスポンダに選択的に送信される。ここで、論理レベル問合せ信号に対応するnビットアドレスの残りのビットの論理レベルを持つトランスポンダは、コントローラに応答し、応答しないトランスポンダはリセット状態になる。

【0013】さらに、コントローラの共通RFフィールドにおいて複数のトランスポンダの選択されたサブセットと通信を開始する方法が開示されている。ここでは、複数のトランスポンダのそれぞれが、固有の、又は、共通して固有のnビットアドレスを有する。この方法は、コントローラから複数のトランスポンダの選択されたサブセットのnビットアドレスに対応するトランスポンダに、一連のデジタル信号を送信する工程を有する。複数のトランスポンダの選択されたサブセットから一連のデジタル信号に対する応答が送信され、複数のトランスポンダの選択されたサブセット以外の複数のトランスポンダは、リセット状態になる。

【0014】さらに、コントローラと共通RFフィールド内における複数のトランスポンダの選択されたサブセットとの間の通信を開始する通信システムが開示されている。ここでは、トランスポンダのそれぞれが、固有の又は共通して固有のnビットアドレスを有する。そのシステムは、コントローラから、複数のトランスポンダの選択されたサブセットのnビットアドレスに対応するトランスポンダに、一連のデジタル信号を送信する、コントローラに備えられたトランスミッタ手段を有する。もし、一連のデジタル信号がトランスポンダのnビットアドレスに対応するなら、複数のトランスポンダのそ

れぞれに備えられた応答手段は、一連のデジタル信号に対する応答を送信する。もし一連のデジタル信号がトランスポンダの n ビットアドレスに対応しなければ、複数のトランスポンダのそれぞれに備えられたリセット手段は、トランスポンダをリセット状態にする。

【0015】以上に説明されたように、本発明の原理は、単一で固有の ID 番号を持つ特に固有のトランスポンダとの通信の開始、及び、複数のトランスポンダのより多くの選ばれたサブセットとの通信の開始に利用できる。ここで、選ばれたサブセットのそれぞれは、固有の共通 ID 番号又は ID 番号セグメントを持つ。このように、同じデータを複数のトランスポンダの選択されたサブセットに同時に書込むことができる。

【0016】本発明の上記及び他の特徴及び目的、及びそれらを達成する方法が、より明らかにされ、本発明は、添付図面に關連して取上げられた特定の実施例の以下の説明によって最もよく理解されるであろう。

【0017】

【実施例】図 1 には、複数のトランスポンダ 10 又は「タグ」が、トランスポンダ 10 の選ばれたものからデータを読み取り、また、そこにデータを書込む通信装置を有するコントローラ 12 又は「読取装置」と共に、示されている。

【0018】コントローラ 12 は、アンテナ 20 に連結された FSK 送信部 16 の動作を制御するマイクロプロセッサ 14 を有する。内蔵された不揮発性メモリアレイからデータを読み取るか又はそこにデータを書込むための指令を、トランスポンダ 10 の選ばれたものに与えるために、コントローラ 12 は、例えば、FSK 変調された 125 [KHz] 信号をトランスポンダ 10 に送信する。さらに、FSK 変調された 125 [KHz] 信号は、トランスポンダ 10 の不揮発性メモリアレイ及び他の関連する論理ブロックのための内部電力を得るためにも用いられる。

【0019】トランスポンダ 10 の特定のものに向けられた指令に応じて、その特定のトランスポンダ 10 は、例えば、62.5 [KHz] PSK 変調された信号によって、構成データ又は不揮発性メモリアレイ内に格納されたデータを用いて応答する。この 62.5 [KHz] 信号は、アンテナ 20 によって受信され、PSK 受信部 18 によってマイクロプロセッサ 14 に伝えられる。図示されるように、コントローラ 12 は、RS-232C 又はウィーガンド (Wiegand) インタフェースによって、ホストコンピュータ 22 に接続される。

【0020】もしコントローラ 12 から送信される FSK 変調された信号の有効範囲内に一つのトランスポンダ 10 だけがあるならば、どのトランスポンダ 10 がコントローラ 12 からの指令に応答しており、又は、どのトランスポンダ 10 がコントローラ 12 と通信しようとしているのか混同することはない。しかし、もしコントロ

ーラ 12 の共通 RF フィールド内に複数のトランスポンダ 10 があるならば、コントローラ 12 は、2 つのトランスポンダ 10 が同時にコントローラ 12 と通信しようとする可能性を無くして、データ劣化の可能性を生じさせる相互送信を防ぐために、それぞれのトランスポンダ 10 を個々に確実に選び出すことができないからでない。

【0021】本発明の具体的な実施例によれば、トランスポンダ 10 のそれぞれは、内部にプログラムされた固有の 2 値 ID (識別) 番号を有する。例えば、「タグ X」は「010」という固有の ID 番号を持ち、「タグ Y」は「011」という固有の ID 番号を持ち、「タグ Z」は「110」という固有の ID 番号を持つ。固有の n ビットのアドレスは、8、16、32 等のいかなるビット数をも含むことができる。以下に、より完全に説明される処理によれば、トランスポンダ 10 は、コントローラ 12 から一連の指令/問合せを受信し、この指令/問合せに対して応答するか、又は、応答せずにトランスポンダ自身をリセットさせる。トランスポンダ 10 は、複数のトランスポンダ 10 が偶然に応答した場合に、コントローラ 12 が少なくとも一つのトランスポンダ 10 が応答したことを認識することができるように、コントローラ 12 に対して応答する。個々の応答のために、コントローラ 12 は、何台のトランスポンダ 10 が応答したかを判断することを要求されない。根本的には、コントローラ 12 は、トランスポンダの固有の ID 番号に基づいてトランスポンダ 10 の個々のものを選び出す一連の指令を送信する。コントローラ 12 が送信できる 4 つの指令は、以下の通りである。

【0022】リセット 0

RF フィールド内にある全てのトランスポンダ 10 をリセットし、トランスポンダの固有の ID 番号の最初のビットとして「0」を持つかについて全てのトランスポンダ 10 に問合せする。

【0023】ビット 0

RF フィールド内にある全てのトランスポンダ 10 に、トランスポンダの固有の ID 番号の現在のビットとして「0」を持つかについて問合せする。

【0024】ビット 1

トランスポンダ 10 に、トランスポンダの固有の ID 番号の現在のビットとして「1」を持つかについて問合せする。

【0025】ファウンド (見つけ出された)

コントローラ 12 から、共通 RF フィールド内のトランスポンダ 10 に、トランスポンダ 10 の適切なものが見つけ出されたという指令である。

【0026】以下の典型的な実施例に関しては、リセット 0 指令は「00」に対応し、ビット 0 指令は「01」に対応し、ビット 1 指令は「10」に対応し、ファウンド指令は「11」に対応する。

【0027】以下の表1～8には、コントローラ12から複数のトランスポンダ10に送信される一連の指令が、「リセット0」で始まり「ファウンド」指令で終わることが示されている。固有のID番号におけるそれぞれの現在のビット位置に対応する「ビット0」指令及び「ビット1」指令の特定の送信を挟むことによって、トランスポンダ10の特定のものの身元は固有のID番号に基づいて判断することができる。それゆえ、表3に示される指令シーケンスは、示された指令シーケンスに対する適当な応答によって、例えば、「タグX」を見分け、同時に、同じID番号を持たず、偶然にコント

ローラ12のRFフィールド内にある全ての他のトランスポンダ10をリセットさせるであろう。同様に、表4は、「タグY」を見分けるための指令シーケンスを示し、また、表7は、リセット0指令がコントローラ12によって再び送信されるまでリセット状態に入る全てのトランスポンダ10から「タグZ」を見分けるために必要な対応する「リセット0」指令と、「ビット0」指令と、「ビット1」指令と、「ファウンド」指令とを示す。

【0028】

【表1】

指令						
タグID A B C	A=0? 00	B=0? 01	C=0? 01	ファウンド 11		
0 0 0	Y	Y	Y	*		
0 0 1	Y	Y	N	R	→	→
0 1 0	Y	N	R	→	→	→
0 1 1	Y	N	R	→	→	→
1 0 0	N	R	→	→	→	→
1 0 1	N	R	→	→	→	→
1 1 0	N	R	→	→	→	→
1 1 1	N	R	→	→	→	→

【0029】

【表2】

指令						
タグID A B C	A=0? 00	B=0? 01	C=0? 01	C=1? 10	ファウンド 11	
0 0 0	Y	Y	Y	R	→	→
0 0 1	Y	Y	N	Y	*	
0 1 0	Y	N	R	→	→	→
0 1 1	Y	N	R	→	→	→
1 0 0	N	R	→	→	→	→
1 0 1	N	R	→	→	→	→
1 1 0	N	R	→	→	→	→
1 1 1	N	R	→	→	→	→

【0030】

【表3】

指令						
タグID A B C	A=0? 00	B=0? 01	B=1? 10	C=0? 01	フェウンド 11	
0 0 0	Y	Y	R	→	→	→
0 0 1	Y	Y	R	→	→	→
0 1 0	Y	N	Y	Y	*	
0 1 1	Y	N	Y	N	R	→
1 0 0	N	R	→	→	→	→
1 0 1	N	R	→	→	→	→
1 1 0	N	R	→	→	→	→
1 1 1	N	R	→	→	→	→

【0031】

【表4】

指令						
タグID A B C	A=0? 00	B=0? 01	B=1? 10	C=0? 01	C=1? 10	フェウンド 11
0 0 0	Y	Y	R	→	→	→
0 0 1	Y	Y	R	→	→	→
0 1 0	Y	N	Y	Y	R	→
0 1 1	Y	N	Y	N	Y	*
1 0 0	N	R	→	→	→	→
1 0 1	N	R	→	→	→	→
1 1 0	N	R	→	→	→	→
1 1 1	N	R	→	→	→	→

【0032】

【表5】

指令						
タグID A B C	A=0? 00	A=1? 10	B=0? 01	C=0? 01	フェウンド 11	
0 0 0	Y	R	→	→	→	→
0 0 1	Y	R	→	→	→	→
0 1 0	Y	R	→	→	→	→
0 1 1	Y	R	→	→	→	→
1 0 0	N	Y	Y	Y	*	
1 0 1	N	Y	Y	N	R	→
1 1 0	N	Y	N	R	→	→
1 1 1	N	Y	N	R	→	→

【0033】

【表6】

指令						
タグID A B C	A=0? 00	A=1? 10	B=0? 01	C=0? 01	C=1? 10	ファウンド 11
0 0 0	Y	R	→	→	→	→
0 0 1	Y	R	→	→	→	→
0 1 0	Y	R	→	→	→	→
0 1 1	Y	R	→	→	→	→
1 0 0	N	Y	Y	Y	R	→
1 0 1	N	Y	Y	N	Y	*
1 1 0	N	Y	N	R	→	→
1 1 1	N	Y	N	R	→	→

【0034】

【表7】

指令						
タグID A B C	A=0? 00	A=1? 10	B=0? 01	B=1? 10	C=0? 01	ファウンド 11
0 0 0	Y	R	→	→	→	→
0 0 1	Y	R	→	→	→	→
0 1 0	Y	R	→	→	→	→
0 1 1	Y	R	→	→	→	→
1 0 0	N	Y	Y	R	→	→
1 0 1	N	Y	Y	R	→	→
1 1 0	N	Y	N	Y	Y	*
1 1 1	N	Y	N	Y	N	R

【0035】

【表8】

指令							
タグID A B C	A=0? 00	A=1? 10	B=0? 01	B=1? 10	C=0? 01	C=1? 10	ファウンド 11
0 0 0	Y	R	→	→	→	→	→
0 0 1	Y	R	→	→	→	→	→
0 1 0	Y	R	→	→	→	→	→
0 1 1	Y	R	→	→	→	→	→
1 0 0	N	Y	Y	R	→	→	→
1 0 1	N	Y	Y	R	→	→	→
1 1 0	N	Y	N	Y	Y	R	→
1 1 1	N	Y	N	Y	N	Y	*

【0036】説明された、そして以下に図2、図3、及び図4を用いてより詳細に開示される指令／応答手法を利用すれば、(a) 2つの指令ビットと、(b) 例えば、論理“1”の最初の「スペース」ビットと、(c)

応答ビットと、(d) 例えば、論理“1”の2番目の「スペース」ビットとからなる5回のRF搬送波サイクルにおける指令／応答シーケンスを実施することができる。一例が、以下の表9に示されている。いかなる現在

のIDビット値をも見分けるため、最悪の場合において、これは10回の搬送波サイクル（又は、2つの指令）以下であることを要求する。

【0037】

【表9】

x	x	1	x	1
---	---	---	---	---

- 指令 - - 応答

【0038】上記指令シーケンスにおいては、電力供給RFフィールドに遅れて入るいかなるトランスポンダ10に関しても、電力供給するコントローラ12からリセット0指令を特別に送信することだけによって、一列に並んだ2つのゼロを受信し、それをリセット0指令（“00”）と解釈するトランスポンダ10が存在する可能性がある。

【0039】以下の表10に示されるように、もし1台以上のトランスポンダ10からの応答によって、コントローラ12から送信された指令を妨害する可能性がないのであれば、代わりに、以下の表10に示されるように、コントローラ12からの指令を3ビット指令で構成してもよい。

【0040】ラコム通信システムにおいては、先に述べたように、コントローラ12からトランスポンダ10への通信は、FSK変調技術を用いて行われ、一方、トランスポンダ10からコントローラ12への応答は、PSK変調された信号によってなされる。この方法を利用することによって、トランスポンダ10からコントローラ12への通信は、コントローラ12から送信された指令を妨害しないであろう。

【0041】

【表10】

x	x	1
---	---	---

- 指令 - - 応答

【0042】さらに、図2には、コントローラ12の共通の電場内にある複数のトランスポンダ10の選ばれたものとの通信を開始させるための論理フロー100が示されており、このコントローラ12はトランスポンダ10の特定のものを順に見分ける。論理フロー100は、リセットカウントを0にセットするリセットステップ102で始まる。リセット0送信ステップ104において、コントローラ12は共通RFフィールド内の全てのトランスポンダ10に“00”を送信する。判断ステップ106において、コントローラ12は1台以上のトランスポンダ10がリセット0指令に回答したか否かを判断する。もし1台以上のトランスポンダ10からの応答が検出されたならば、論理フロー100は、以下に、より完全に説明されるように、増加カウントステップ11

2に進む。

【0043】もしリセット0指令に対する応答が検出されなければ、コントローラ12のファームウェアは、ビット1送信ステップ108において、“10”を送信されることを命じる。その後、判断ステップ110において、コントローラ12は、ビット1指令に対する応答が検出されたか否かを判断する。もし応答が検出されなければ、論理フロー100はリセットステップ102に戻る。代わりに、もしビット1指令に対する応答が検出されるならば、カウントは、増加カウントステップ112において、1だけ増加する。

【0044】増加カウントステップ112に続いて、ビット0送信ステップ114において、コントローラ12は、“01”を送信する。その後、コントローラ12は、判断ステップ116において、応答があったか否かを知るために、RFフィールド内のトランスポンダ10を監視する。もし判断ステップ116において応答が検出されなかったなら、ビット1送信ステップ118において、コントローラ12は、“10”を送信する。もし判断ステップ116又は判断ステップ120においてトランスポンダ10からの応答が検出されたなら、最終のカウント判断ステップ122において、カウントが、

{(固有のIDビット数) - 1} に等しい「31」、即ち、 $2^5 - 1$ の値に等しくなったか否かが判断される。もし最終のカウント判断ステップ122において、「31」の最終カウントに到達しなかったなら、論理フロー100は、増加カウントステップ112に戻る。もしカウント値が「31」に等しければ、送信ステップ124において、指令「ファウンド」又は“11”がRFフィールド内のトランスポンダ10の全てに送信される。そして、ファウンドタグステップ126に到達する。もし判断ステップ120において、トランスポンダ10からの応答が検出されなければ、論理フロー100は、図示されるように、リセットステップ102に戻る。

【0045】さらに、図3には、特定のnビットアドレスを持つトランスポンダ10を意図的に見つけ出すことによって特定のトランスポンダ10を見つけるためのコントローラ12の追加の論理フロー101が示されている。このフローチャートに関して、図2のステップ102から110までについて先に説明されたものと同じステップには同じ番号が付されており、先の説明は十分である。

【0046】ステップ112に続いて、判断ステップ113に到達する。このステップ113では、もし所望のビットが“1”であるなら、“01”を送信するために処理はステップ115に進む。また、もし所望のビットが“0”であるなら、ステップ117においても、“01”が送信され、そして判断ステップ125に到達する。判断ステップ125において、もし応答がなかったら、カウントを0にリセットするために処理はステップ

102に戻る。また、もし応答が受信されたなら、以下に、より完全に説明されるように、処理は追加の判断ステップ127に進む。

【0047】ステップ115に続くステップ119において、トランスポンダ10から受信された応答にかかわらず、コントローラ12は応答を無視し、ステップ121において“10”を送信する。その後、ステップ123において、応答が受信されなかったなら、カウントを“0”にリセットするため、処理はステップ102に戻る。また、もし応答が受信されたなら、処理は判断ステップ127に進む。このステップ127において、もしカウントが「31」に等しくなければ、カウントを“1”だけ増加させるため、処理はステップ112に戻る。もしカウントが「31」に等しければ、ステップ129において、“11”がトランスポンダ10に送信され、処理はファウンドタグステップ131において終了する。

【0048】図4には、トランスポンダの論理フロー130が示されている。トランスポンダの論理フロー130は、カウント値を0にリセットするリセットステップ132で始まる。その後、判断ステップ134において、リセット0指令（“00”）が受信されたかについて判断がなされる。もしリセット0指令が受信されたなら、トランスポンダの論理フロー130は判断ステップ136に進む。しかし、もしリセット0が受信されず、代わりにビット0（“01”）、ビット1（“10”）、又はファウンド（“11”）の一つが検出されたなら、その後、処理はリセットステップ132に戻る。判断ステップ136において、もしビット【カウント】値が0に等しければ、その後、トランスポンダの論理フロー130は応答ステップ138に進む。もしビット【カウント】値が0に等しくなければ、その後、判断ステップ146において、ビット1指令が受信されたか否かの判断がなされる。もしビット1指令が受信されたなら、トランスポンダ論理フロー130は、応答ステップ138に進む。また、もし他の指令が受信されたなら、トランスポンダの論理フロー130はリセットステップ132に戻る。

【0049】最終カウントの判断ステップ140においては、「31」の最終カウントが内部カウンタに到達したかを判断する。もし最終カウントに到達したなら、その後、トランスポンダの論理フロー130は、判断ステップ148に進む。ここで、もし“11”が受信されたなら、ファウンドタグステップ150において適当なトランスポンダ10が決定される。代わりに、もし“00”、“01”、又は、“10”が受信されたなら、判断ステップ148の後にリセットステップ132が続く。もし最終カウントの判断ステップ140において最終カウントに到達しなかったら、その後、判断ステップ142において、トランスポンダ10は“ビット0”

指令が受信されたかを判断し、もしされたなら、その後、トランスポンダの論理フロー130は、カウント値が1だけ増加する増加カウントステップ144に進む。また、もしビット0指令以外の指令が受信されたなら、トランスポンダの論理フロー130はリセットステップ132に戻る。

【0050】先に述べた図に関しては、コントローラ12は、コントローラ12の有効RFフィールド内のトランスポンダ10の全てをリセットさせるリセット0（“00”）指令を最初に送信する。トランスポンダの固有のID番号の最初のビット位置に“0”を持つトランスポンダ10の全てが、コントローラ12に応答する。その後、コントローラ12は、リセット0指令に対する応答を受信したか否かに基づいて、2つの二者択一のコースの動作に着手し始める。もしコントローラ12が応答を検出したなら、コントローラは内部カウンタを増加させ、ビット0（“01”）指令を送信する。他方、もしコントローラ12が応答を受信しなかったら、コントローラはビット1（“10”）指令を送信する。

【0051】第2の指令を受信すると、個々のトランスポンダ10はそれぞれ、どの指令が受信されたかによって選ばれた方法によって反応する。もしトランスポンダ10が、最初のビット位置において“1”を持ち、トランスポンダがビット0指令を受信するのであれば、トランスポンダは自身をリセットする。また、もしトランスポンダ10が最初のビット位置において“1”を持ち、ビット1指令を受信するなら、トランスポンダは応答し、内部カウンタを増加させる。もしトランスポンダ10が最初のビット位置に“0”を持ち、ビット0指令を受信するなら、もし固有のID番号の2番目のビットに“0”を持つなら、トランスポンダは応答する。

【0052】それゆえ、それぞれのトランスポンダ10は、トランスポンダに固有のID番号のデジタル値及びコントローラ12から受信された指令シーケンスに基づいて応答する。指令の正しいシーケンスを受信しなかった全てのトランスポンダ10は、通信シーケンスの間にそれら自身をリセットし、リセット0指令が送信されるまでコントローラ12からのさらなる指令に応答しない。このように、ただ一つのトランスポンダ10のみが、最初の通信中に自身をリセットしない。このトランスポンダ10は、共通RFフィールド内に存在することもある他のトランスポンダ10からの干渉なしに通信することができる。加えて、もしコントローラ12が、特定の固有のID番号を持つ特定のトランスポンダ10を選び出したいのであれば、それは所望の固有のID番号に基づく特定の指令シーケンスを送り、適当な回数それが応答を受信することを確認する必要があるのみがある。他の全てのトランスポンダ10は、送信された指令の結果として、それら自身をリセットする。

【0053】図5には、トランスポンダ10の他の論理

フロー 131 が示されている。この論理フローによれば、所定のトランスポンダ 10 を迅速に特定できる。このフローチャートに関連して、先に説明された指令は、以下の点を反映するように修正された。“00” はリセット指令であり、“01” は現在のビットが“0”であるか否かについて問合せる指令であり、“10” は現在のビットが“1”であるか否かについて問合せる指令であり、“11” は先に説明されたファウンドタグ指令である。この図において、図 4 の論理フローのステップ 132 及び 134 に関して先に説明されたものと同じステップには、同じ番号が付され、それらについての上記説明は十分である。

【0054】判断ステップ 134 の後に、判断ステップ 135 に進み、ここでは、もしトランスポンダ 10 が“01”又は“10”指令を受信したなら処理は判断ステップ 137 又は 139 にそれぞれ進む。判断ステップ 137 においては、もしビット【カウント】＝0 であるなら（又は、判断ステップ 139 において、もしビット【カウント】＝1 であるなら）、論理は判断ステップ 141 に進む。また、判断ステップ 137 及び 139 において、もし結果が真でなければ、処理はステップ 132 に戻り、カウントは“0”にリセットされる。

【0055】判断ステップ 141 において、もしカウントが「31」に等しくなければ、処理はカウントを“1”だけ増加させるステップ 143 に進み、判断ステップ 135 が繰り返される。もし判断ステップ 141 においてカウントが「31」に等しく、そして、判断ステップ 145 において、もし“00”、“01”、又は、“10”が受信されたなら、カウントを“0”にリセットするために処理はステップ 132 に戻る。他方、もしトランスポンダ 10 により受信された指令が“11”ならば、処理はファウンドタグステップ 147 で終了する。

【0056】以上において、特定の装置及び方法に関して本発明の原理が説明されたが、前述の説明は一例に過ぎず、本発明の範囲を限定するものではないことは明確に理解される。特に、本発明の原理は、固有の ID 番号を持つただ一つのトランスポンダを持つ選択されたサブセットのトランスポンダ、又は、固有の共通 ID 番号又は ID 番号セグメントを持つ多数のサブセットのトランスポンダを持つ通信の開始に適用できる。

【0057】

【発明の効果】以上に説明されたように、本発明の原理は、固有の ID 番号を持つ固有のトランスポンダとの通

信の開始、及び、複数のトランスポンダの選ばれたサブセットとの通信の開始に利用できる。

【図面の簡単な説明】

【図 1】 関連する RF コントローラ（又は「読取装置」）の電力を供給する電磁場内に入れられた複数の受動 RF/ID トランスポンダ（又は「タグ」）の簡略化された代表的な図である。この RF コントローラによる 125 [KHz] FSK 変調された信号によって、固有のアドレスに基づいて、トランスポンダの特定のものに、指令を向けることができる。適当なトランスポンダは、PSK 変調された 62.5 [KHz] 信号によって応答するが、残りのトランスポンダはリセット状態になる。

【図 2】 例えば、所定のシーケンスにおいて所定の指令を送信し、共通 RF フィールド内の複数のトランスポンダからコントローラへの応答を監視するコントローラのマイクロプロセッサのファームウェアの論理フロー図である。共通 RF フィールドは、固有の ID 番号又はアドレスに基づく特定の標的トランスポンダとの通信を開始するために用いることができる。

【図 3】 例えば、特定のシーケンスにおいて所定の指令を送信し、共通 RF フィールド内の複数のトランスポンダからコントローラへの応答を監視するコントローラのマイクロプロセッサのファームウェアの追加の論理フロー図である。共通 RF フィールドは、特定の標的トランスポンダ又はトランスポンダの他の選択されたサブセットとの通信を開始するために用いることができる。

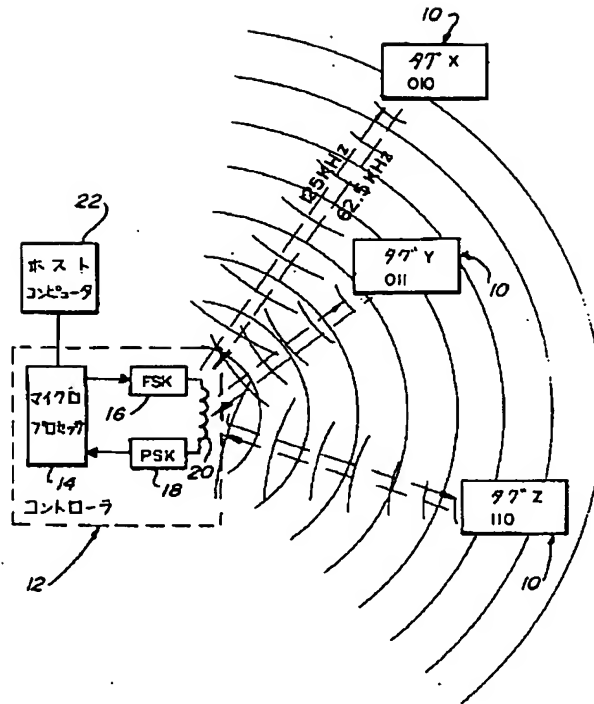
【図 4】 トランスポンダに固有の ID 番号に基づいて複数のトランスポンダの中の特定のものを見分け、同時にコントローラの RF フィールド内の他のトランスポンダをリセット状態にする図 2 又は図 3 のコントローラの論理フローに関連して役に立つトランスポンダの制御ロジック又は限定された状態の装置のための論理フロー図である。

【図 5】 トランスポンダに固有な ID 番号においてそれぞれのビットに一つの指令を用いる複数のトランスポンダの特定のものをより迅速に識別するために役に立つトランスポンダの制御ロジック又は限定された状態の装置のための追加の論理フロー図である。

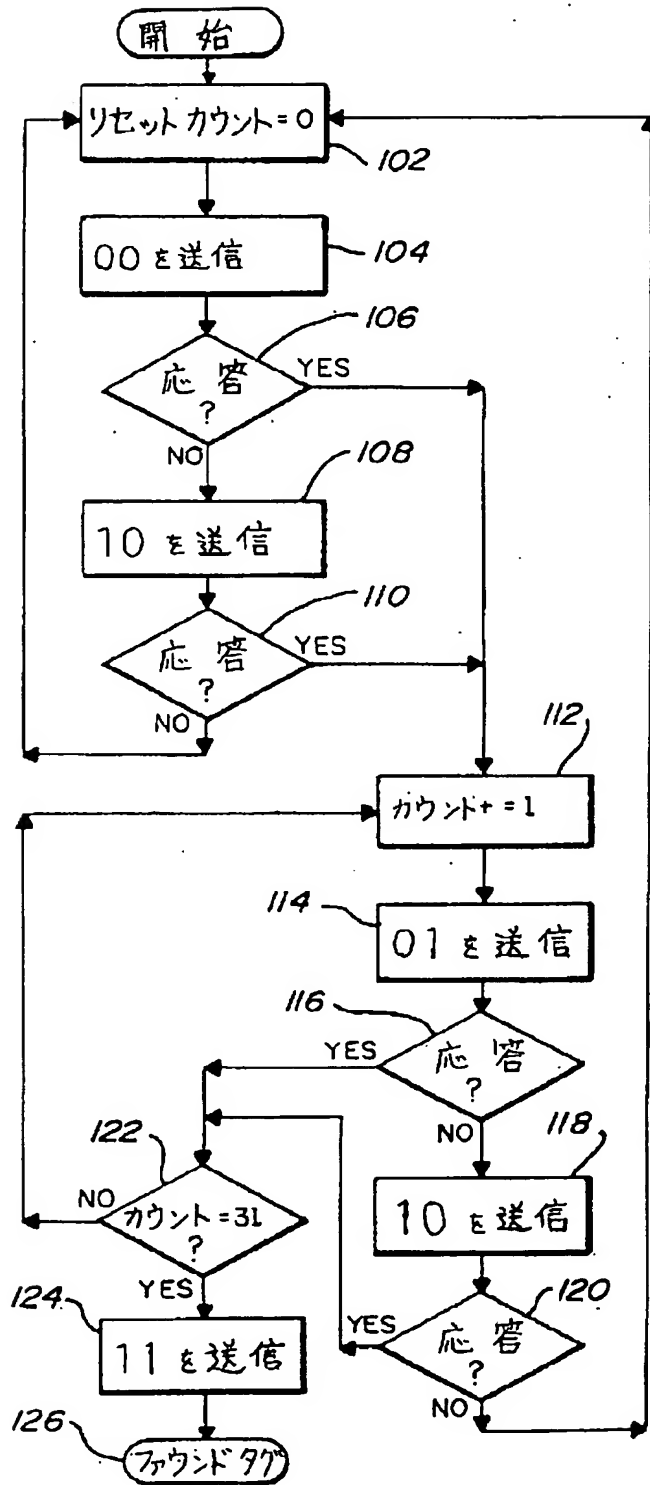
【符号の説明】

10 トランスポンダ、 12 コントローラ、 14 マイクロプロセッサ、 16 FSK 変調器、 18 PSK 変調器、 20 アンテナ、 22 ホストコンピュータ。

【図 1】

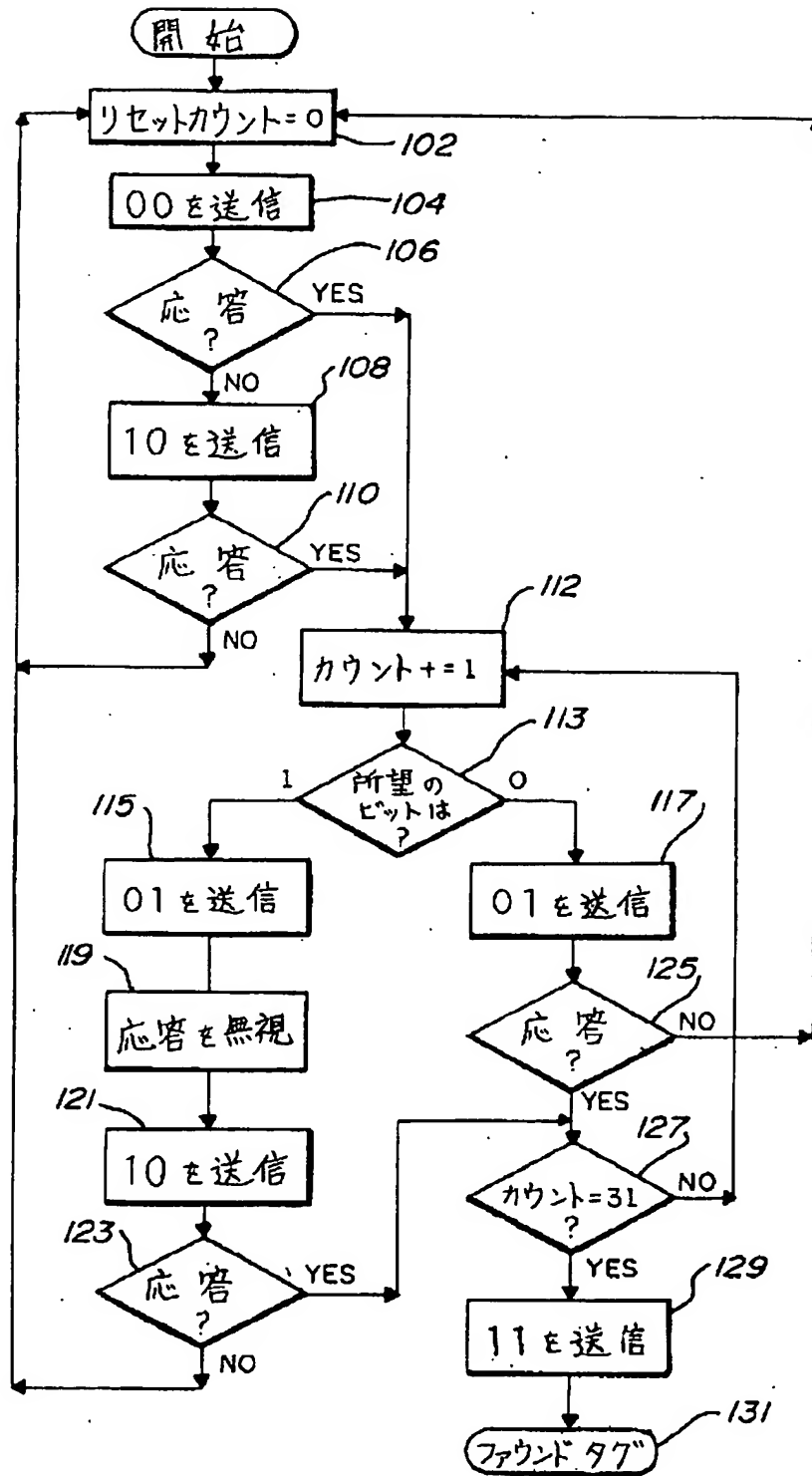


【図2】



100

【図3】




```

graph TD
    Start([開始]) --> 132[リセット カウント:0]
    132 --> 134{受信?}
    134 -- "01, 10, 11" --> 130
    134 -- "00" --> 136{ビット  
[カウント]  
=0?}
    136 -- NO --> 146{受信?}
    136 -- YES --> 138[応答する]
    146 -- "00, 01, 11" --> 130
    146 -- "10" --> 138
    138 --> 140{カウント=31?}
    140 -- YES --> 148{受信?}
    140 -- NO --> 142{受信?}
    148 -- "00, 01, 10" --> 130
    148 -- "11" --> 150([ファウンド タグ])
    142 -- "00, 10, 11" --> 130
    142 -- "01" --> 144[カウント+=1]
    144 --> 130
    130 --> 132

```

【図5】

